

産総研における新規半導体を用いた 次世代パワーエレクトロニクスの研究 ～イノベーション創出への一チャレンジ～

2017.4.15

産業技術総合研究所
先進パワーエレクトロニクス研究センター

研究センター長 奥村 元
<*h-okumura@aist.go.jp*>

- 1981/3 京都大学大学院理学研究科化学専攻 修士課程 修了(辻川研15期生)
修士論文:金属多核錯体の特性の研究
(結晶作製、構造解析、物性評価:ゼロ次元系量子効果研究の走り?)
- 1981/4 工業技術院電子技術総合研究所入所(材料部:超伝導体 ⇒ 半導体 ⇒ WGS)
- 1990/6 工学博士(大阪大学)学位取得
学位論文:分子線結晶成長法による半導体ヘテロ構造の材料特性に関する研究
- 1991/1 フランス、グルノーブル第1大学物理分光学研究所客員研究員
- 1992/4 工業技術院総務部産業科学技術研究開発室研究開発官(電子通信情報)付き
- 2000/4 (財)新機能素子研究開発協会 出向(研究開発部長、企画室長)
- 2001/4 (独)産業技術総合研究所
パワーエレクトロニクス研究センター(副研究センター長、主幹研究員)
- 2008/4 (独)産業技術総合研究所
エネルギー半導体エレクトロニクス研究ラボ(研究ラボ長)
- 2010/4 (独)産業技術総合研究所
先進パワーエレクトロニクス研究センター(研究センター長)

材料科学(物質+機能):化合物半導体材料
ワイドギャップ半導体(WGS)の結晶成長とデバイス機能化 ⇒ システム応用

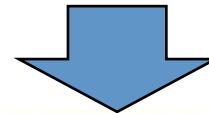
組織の紹介

(国)産業技術総合研究所

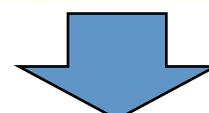
National Institute of Advanced Industrial Science and Technology

沿革

- 旧通商産業省工業技術院
(一部機能)
- 同院傘下の15国立研究所



**独立行政法人
産業技術総合研究所
(2001.4.1)**



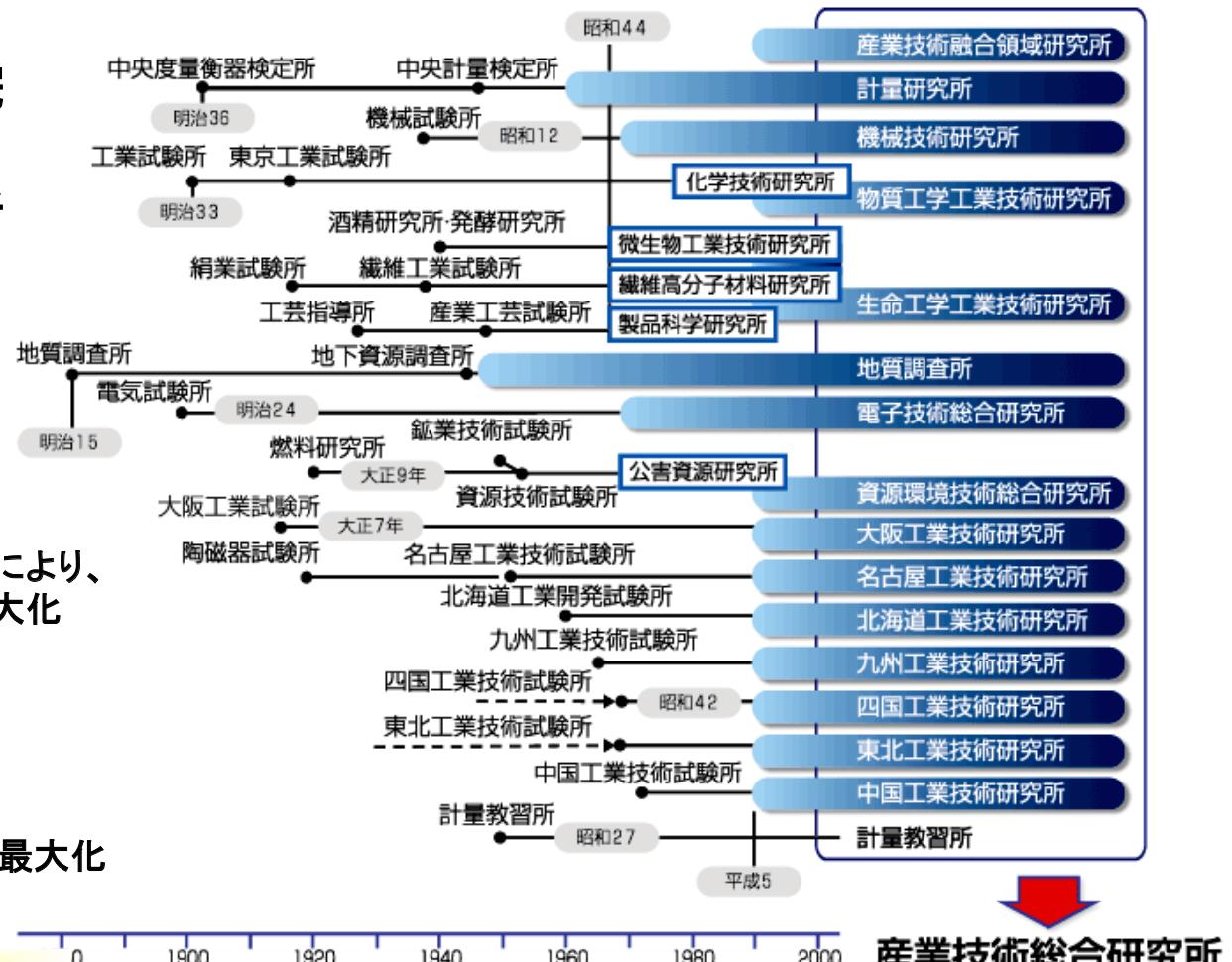
**効率的な財務運営により、
政策実施機能を最大化**

**国立研究開発法人
産業技術総合研究所
(2015.1.1)**



研究開発成果を最大化

特定国立研究開発法人(2016.10.1)



産業技術総合研究所

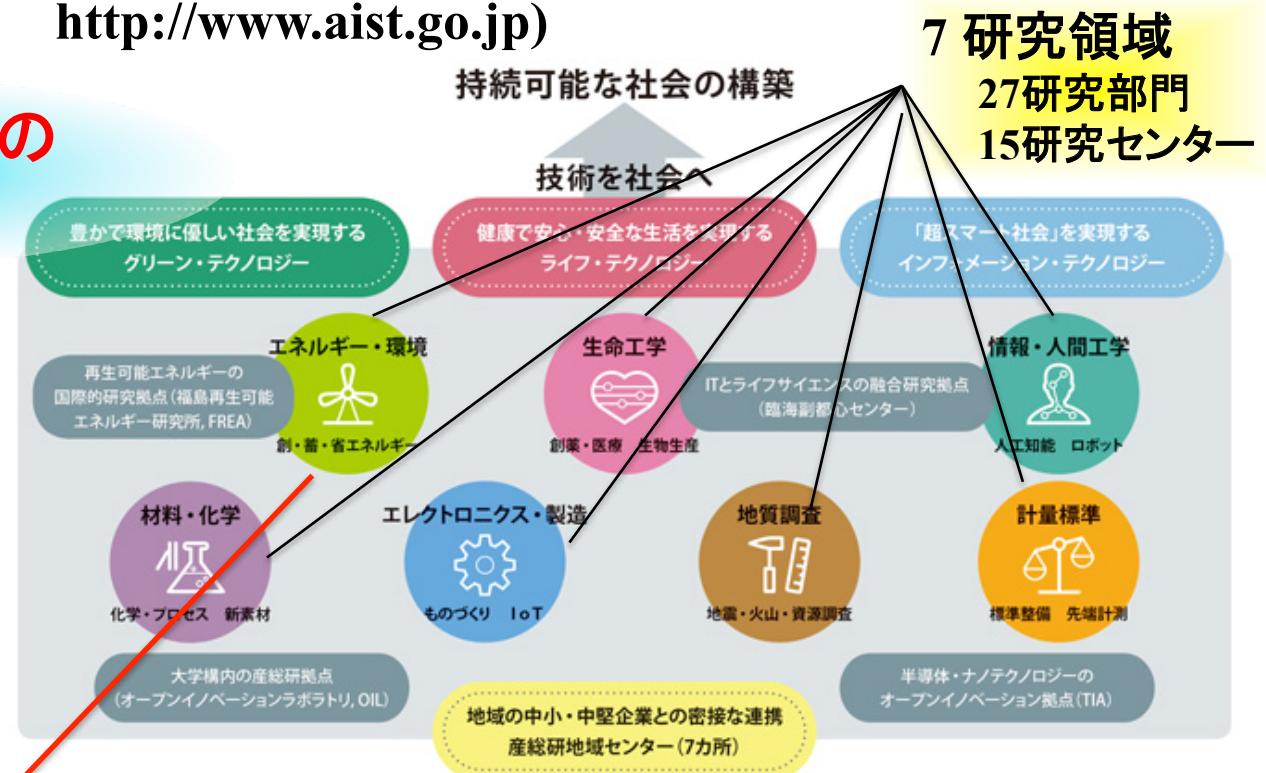
AISTの組織とミッション

National Institute of Advanced Industrial Science and Technology
(Tsukuba, Ibaraki, Japan <http://www.aist.go.jp>)

産業界への技術の
「橋渡し」



理事長: 中鉢良治



先進パワーエレクトロニクス研究センター(ADPERC)

<<https://unit.aist.go.jp/adperc/ci/>>

ADPERCのミッション

- ワイドギャップ半導体に基づくエレクトロニクス技術開発
- ライフラインと省エネの革新に寄与する関連技術の応用展開

- 2010/4~
- 人員 260, 38(常勤職員)
- 約40年に渡って、ワイドギャップ半導体エレクトロニクス関連の活動

- ▲ 経産省からの運営交付金
- ▲ 経産省からの委託研究費
- ▲ 他省庁からの委託研究費
- ▲ 公的ファンディング機関からの補助金/委託費
- ▲ 企業からの委託研究費
- ▲ 企業との共同研究費

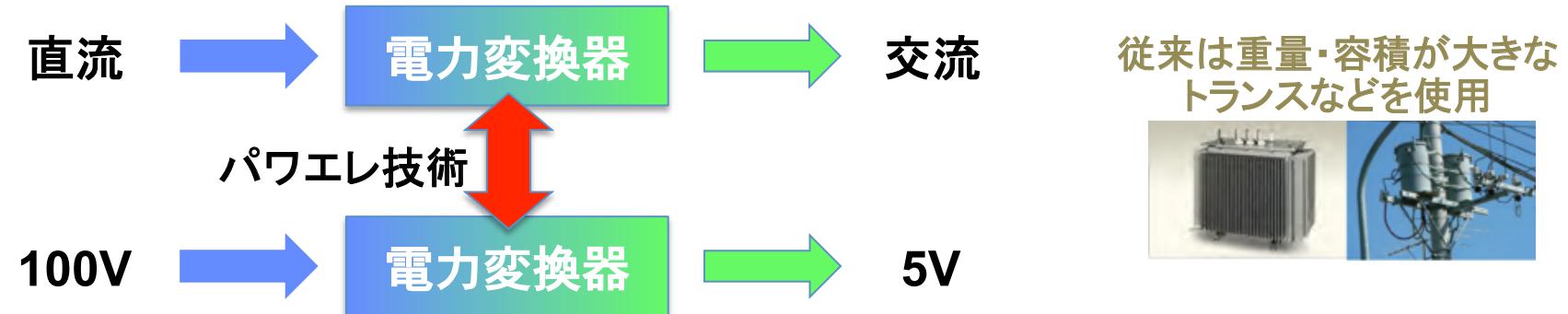
公的ファンドの最近の傾向

- ・産業化/実用化
- ・大学、国研、企業との連携

アカデミア ⇒ (橋渡し) ⇒ AIST ⇒ (橋渡し) ⇒ 産業界

パワエレとは

半導体を用いて、電圧や電流、周波数を自在に制御する技術

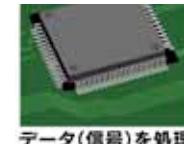


マイクロエレクトロニクスと パワーエレクトロニクス

新規半導体材料の導入
(SiC等のワイドギャップ半導体)

情報ネットワーク
マイクロエレクトロニクス

LSI(集積回路)



パワーエレクトロニクス

パワーモジュール



エネルギーネットワーク

神経網

頭脳



心臓



基本コンポーネント: 半導体デバイス(トランジスタ、ダイオード)



LSI

パワーモジュール

情報処理

【ビット情報】
を制御

CPU



メモリ



インテリジェント
パワーモジュール



IGBT
モジュール



電力制御

【電流・電圧・周波数】
を制御

電圧 1.5V~3V
電流 ~数百mA

情報通信
応用



情報処理装置
(コンピュータ、スマートフォン等)

マイクロエレクトロニクス

エネルギー
応用



電圧 数10V~1万V
電流 数A~数100A

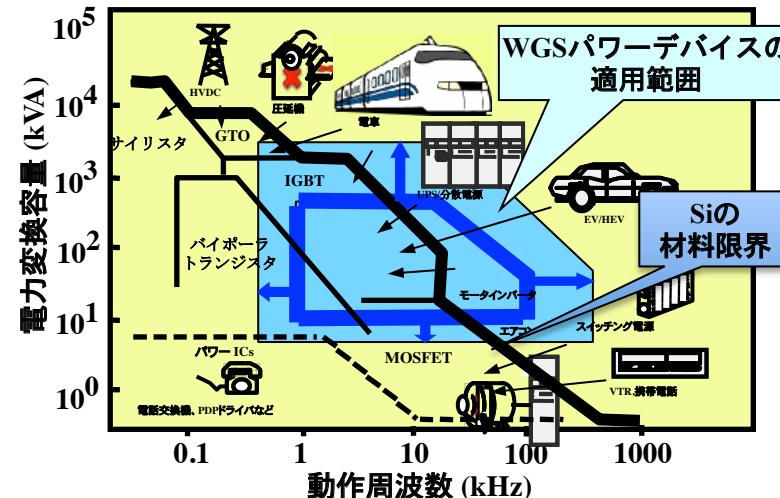


パワーコンディショナー
システム

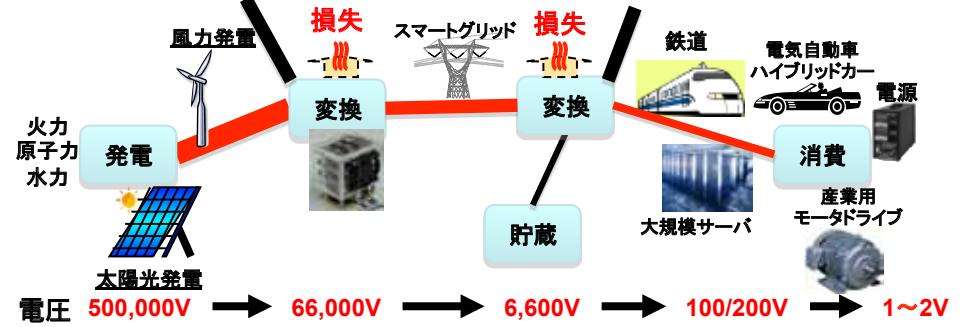
電力制御装置
(周波数変換、インバータ、PCS等)

パワーエレクトロニクス

パワエレの守備範囲とその効果



電力エネルギーの流れとパワーエレクトロニクス



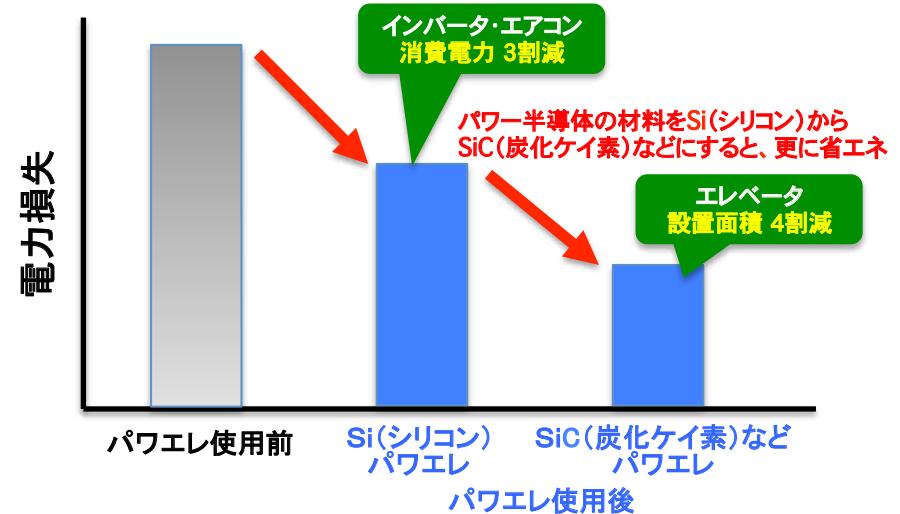
発電から消費までの電力フローにおいて、さまざまな箇所で電力損失が発生
⇒電力変換技術(=パワーエレクトロニクス)の革新と導入が必須。

- CO₂削減効果=4,047万トン／年@2030年!(原発数基分)
- 我が国パワエレ業界の世界的シェアは約1/3

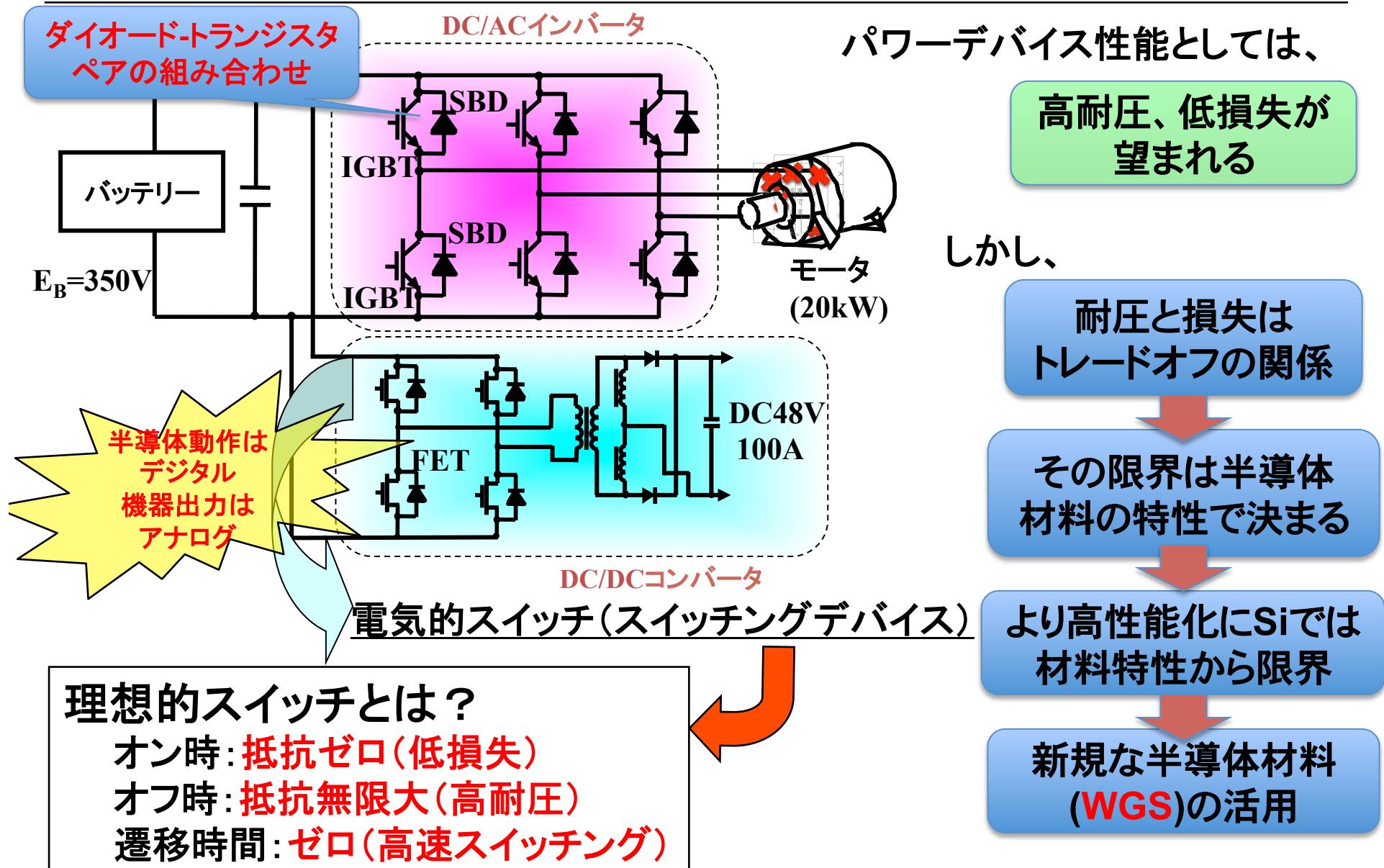
- 発電量の不安定な再生可能エネルギーの大量導入には特に重要!
- 我が国の国際産業競争力、及び安全保障にとっても極めて重要!

- インバータ(直流を交流に変換するパワエレ)の搭載により、省エネを実現。
- さらに、パワエレ新材料の実用化により一層の省エネ、小型化を実現
- 我が国パワエレ業界／半導体業界の国際産業競争力確保

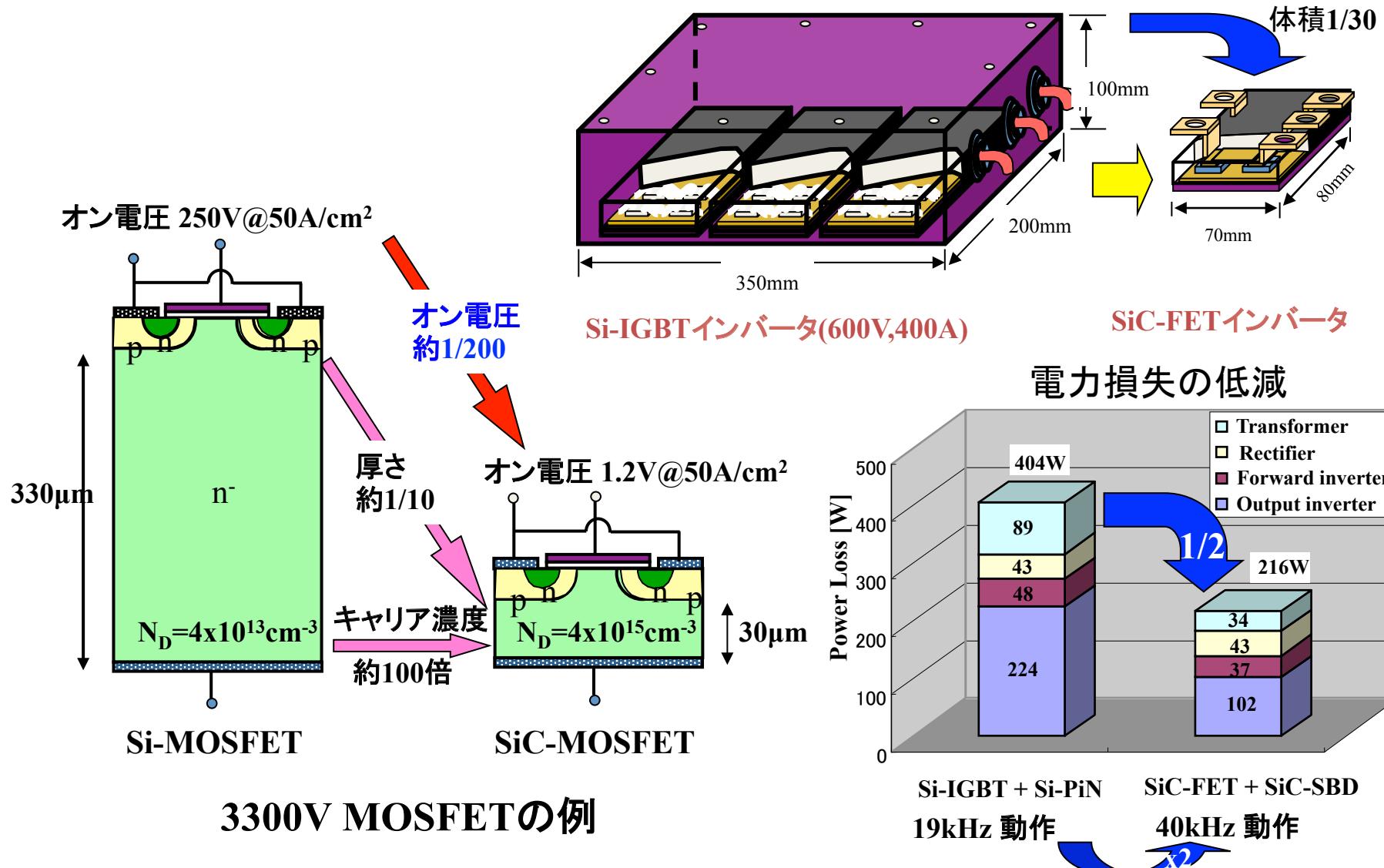
超小型低損失
SiC電力変換ユニット
(約4x4x4cm³)



電力変換器におけるパワーデバイスの役割と パワーデバイスへの要求性能



SiデバイスとSiCデバイスの比較



デバイス性能

1. 高耐圧: 適用性拡大、信頼性
2. 低オン抵抗: 導通損失低減
3. 大電流動作: 変換容量増大
4. 高動作速度: サイズ低減、軽量化、精密制御、迅速対応
5. 高破壊耐量: 安全性
6. 高温動作: 熱放散向上、冷却軽減、軽量化
7. 低リアクタンス: スイッチングロス低減、動作周波数向上

変換器仕様

ワイドギャップ半導体の特徴

低抵抗 大電流密度 高ドリフト速度 強化学結合 高温安定性 高絶縁破壊電界

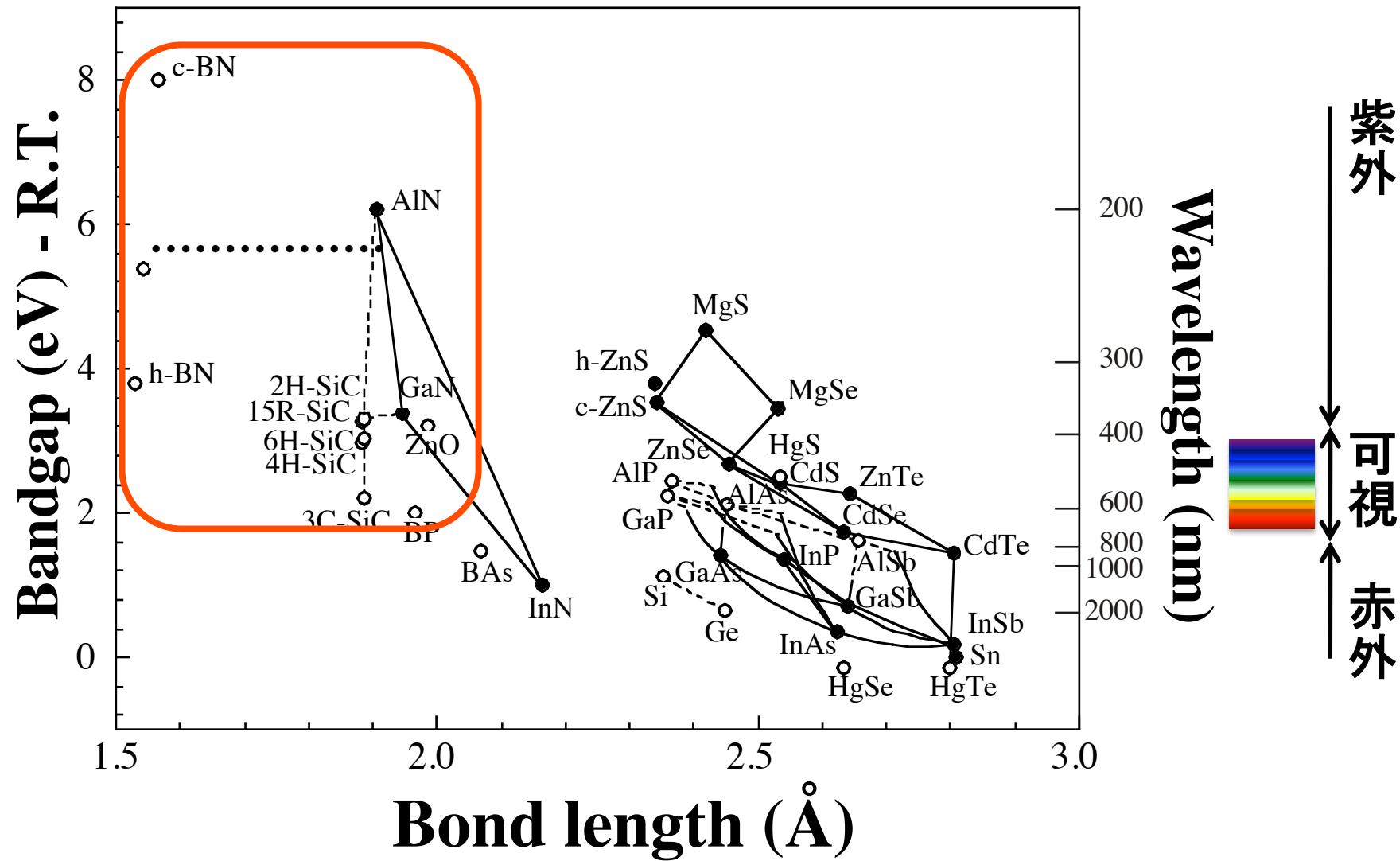
Si素子とは
利用すべき特性・領域が異なる

指標としての
出力パワー密度 (W/cm³)

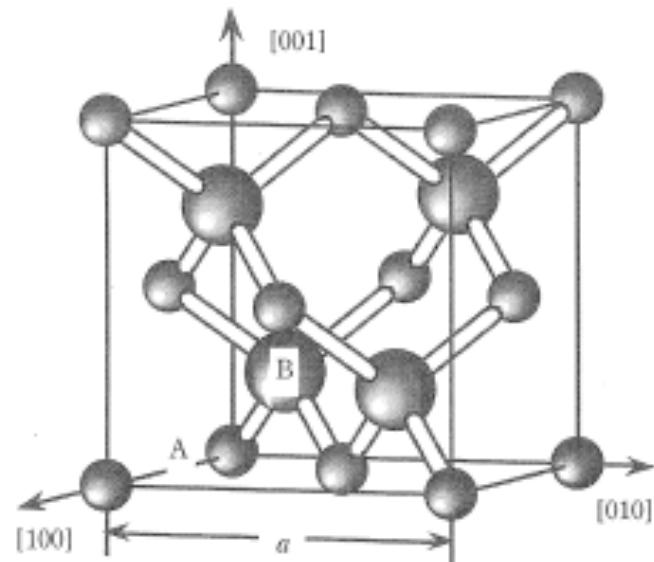
アプリケーションに応じて
優先度が異なる

ワイドギャップ半導体とは

化合物半導体の格子定数とバンドギャップ

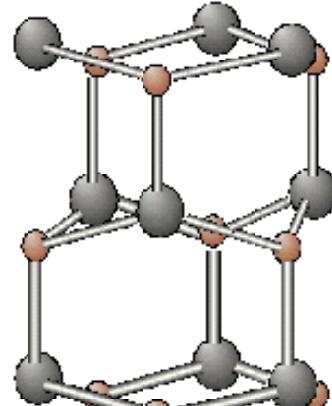


立方晶／Zincblende構造

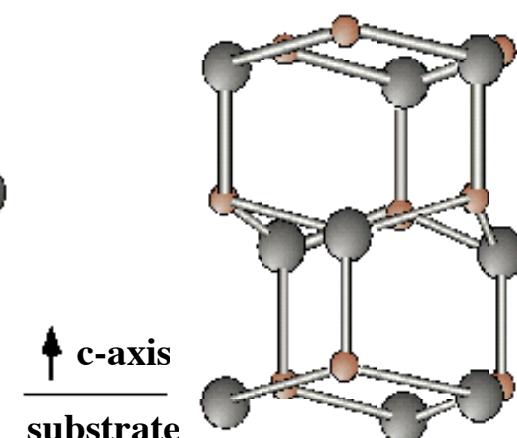


六方晶／Wurtzite構造

(0001) Si-polarity

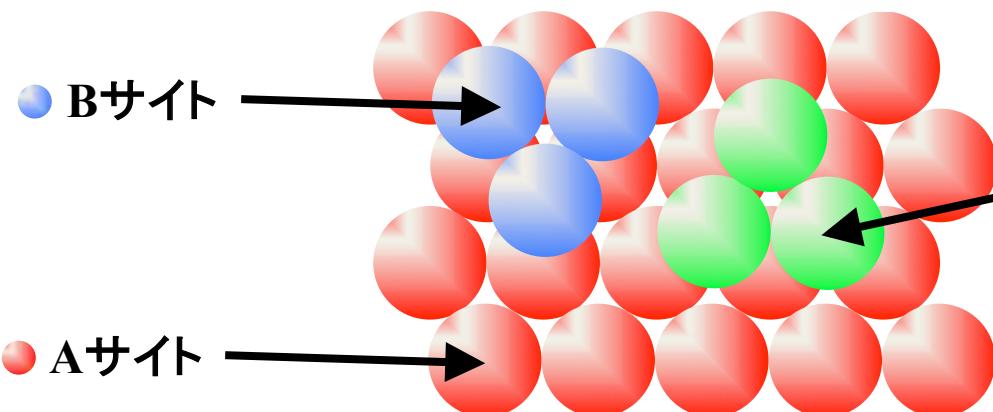


(000 $\bar{1}$) C-polarity



Si atom

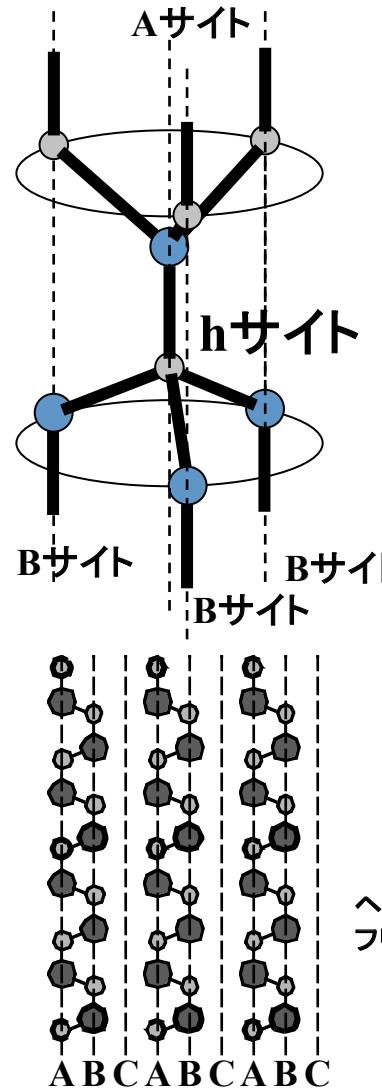
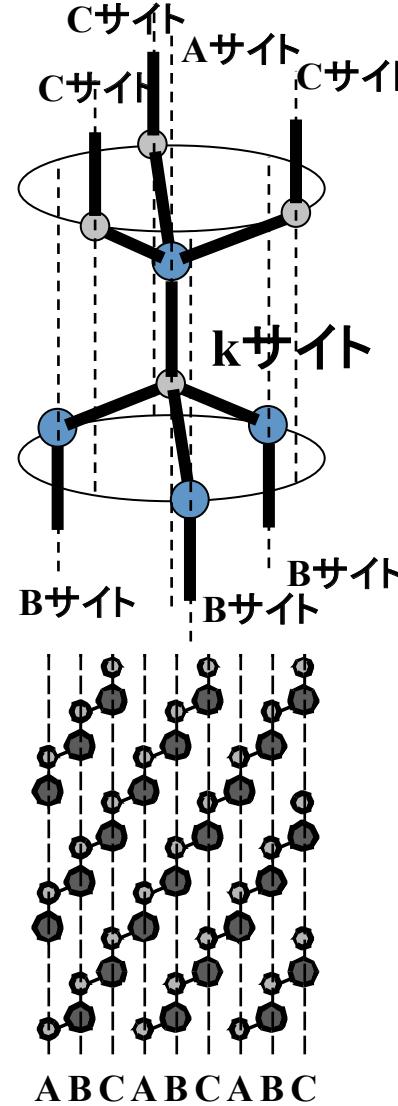
C atom



細密充填層の積層

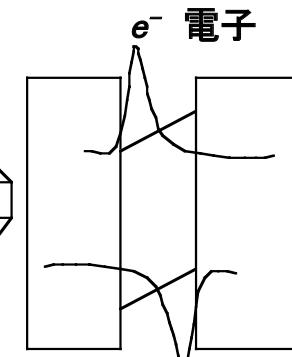
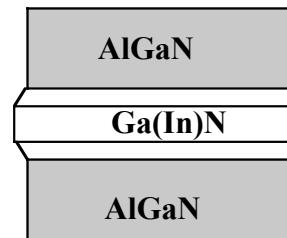
積層構造の違い

立方晶的積層構造 六方晶的積層構造

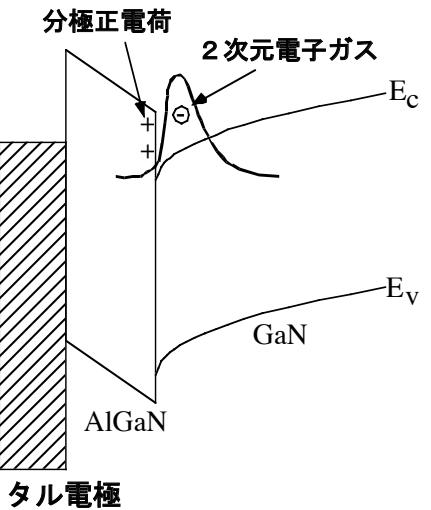
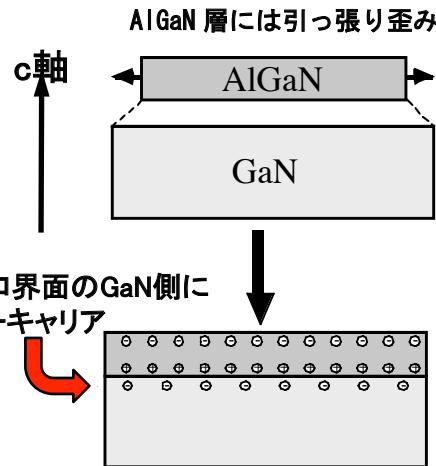


- ・ピエゾ効果
- ・面極性

DH構造



HEMT構造



ワイドギャップ半導体の利点

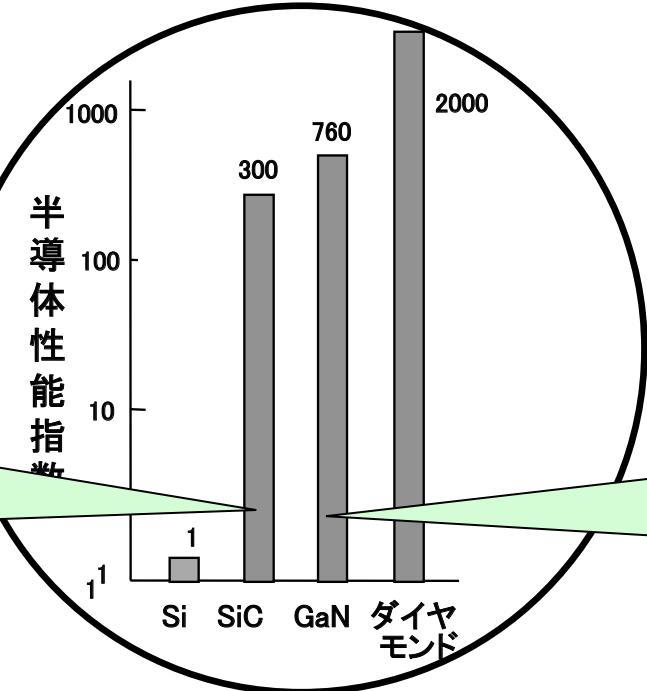
電力の
グローバルネットワーク
次世代高速交通システム
電気自動車
OA機器電源小型化

超低損失

SiC

大型バルク基板
低損失・高耐圧・大電流
縦型デバイス
(MOSFET, JFET)

半導体の性能指標:
(Johnson指数)
 $M_J = (E_B \cdot V_s)^2 / 4\pi^2$
 E_B : 絶縁破壊電界
 V_s : 飽和ドリフト速度



衛星通信・放送
(進行波管の固体化)
マルチメディア
(移動体通信基地局)

超高周波動作

GaN

ヘテロエピ基板
低損失・高周波・大電流
横型デバイス
(HEMT)

超高温動作

冷却不要
遮蔽不要

各種エンジン制御
原子力制御・監視
地熱利用、石油探査
宇宙探査機、人工衛星
放射線利用（医療・SOR）

絶縁破壊電界
[MV/cm]

Si	0.3
4H-SiC	3.5
6H-SiC	3.0
3C-SiC	3.0
GaN	2.6
ダイヤモンド	5.6

Si, GaAs vs. SiC, GaN

	Si, GaAs	SiC, GaN
物性、プロセスの違い	(近赤外域)	(紫外域)
硬度	中	高
結晶系／面極性	立方晶／無し	六方晶／有り
結晶多型	無し	多様
液相の存在	有り	高圧下のみ
酸化	容易	困難
不純物拡散	拡散定数:高い 拡散プロセス可	拡散定数:低い 拡散プロセス不可
処理温度	中 •バルク: ~1500°C, / ~1200°C •エピ: ~1100°C, / ~700°C •イオン注入: 常温 •アニール: 900~1000°C	高 •バルク: ~2200°C, / 600~800°C •エピ: 1600~1800°C, / ~1200°C •イオン注入: 500~900°C •アニール: 1500~1800°C
デバイスコンセプト	ロジック, メモリ (Bit)	スイッチ、整流器 (Watt)
価値	高速、大情報量	高電圧、大電流 (dV/dt , dI/dt)
デバイスチップ	微小デバイスチップ モノリシック高集積化 LSI	大型デバイスチップ ディスクリートデバイス モジュール

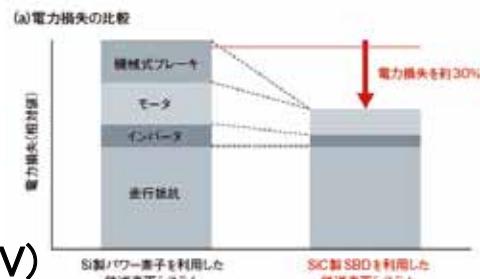
SiC インバータの社会実装

2012.9

鉄道車両



東京メトロ銀座線(DC600V)



2014.4



三菱電機製車両用
SiCインバータ



小田急電鉄株式会社1000形車両
(DC1500V)

2014.7



JR山手線 E235系新型車両(DC1500V)

2015.6



JR東海 N700系車両(AC25000V)



2014.11

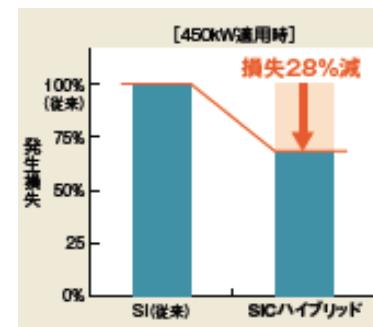
SiCハイブリッドモジュール
適用により450kWのシステム構成を「1台」で実現可能



【新製品】



富士電機発表



太陽光発電

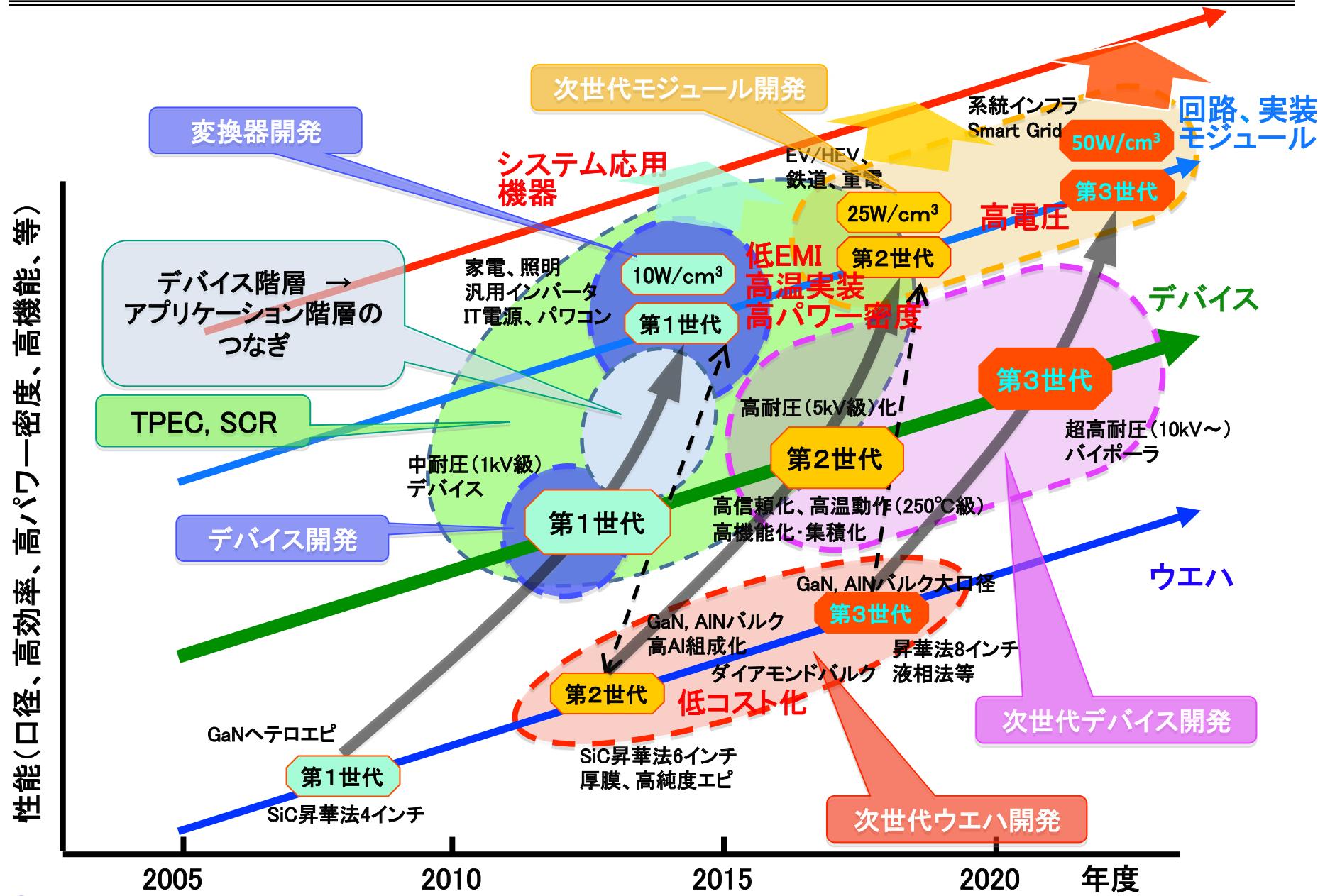
2014.5

デンソー製SiCインバータ
モジュール



トヨタのアナンス
2020年頃の普及を目指す

自動車

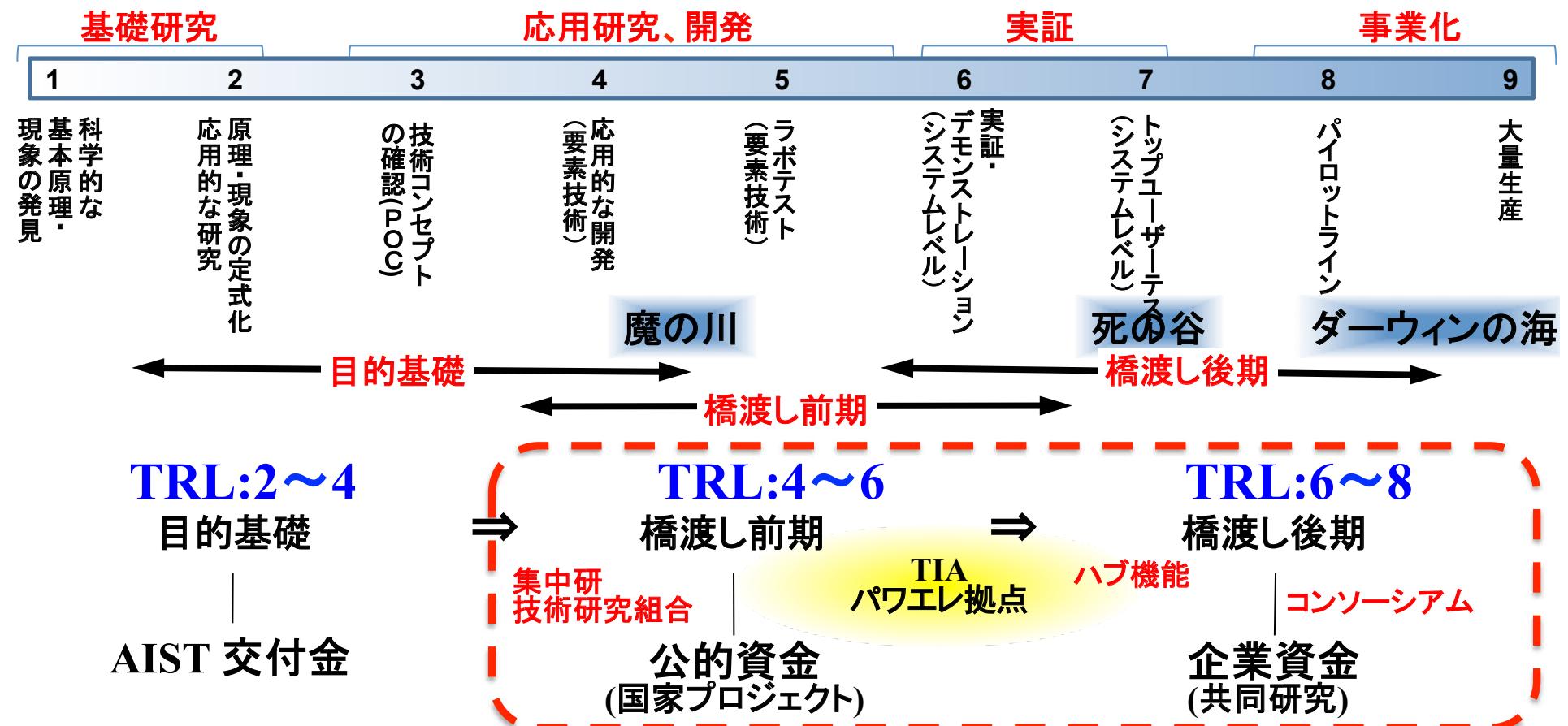


- ・材料から、デバイス、回路モジュール実装、応用システムまでの統合技術
- ・半導体材料が変わると全てが変わる ⇒ 長期的取り組みの必要性

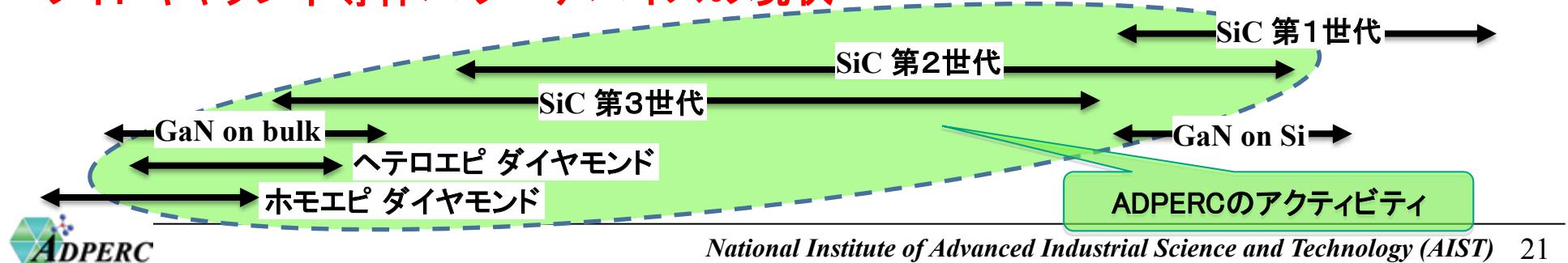


現在のADPERCの研究活動スキーム





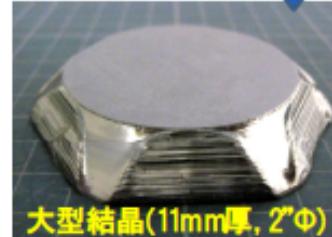
ワイドギャップ半導体パワーデバイスの現状



最近のADPERC技術成果(橋渡し前期段階)

- 新規革新的成長法による高品質SiC結晶と高品位ウェハ加工技術

- 溶液成長法(非昇華法)、6インチ結晶の高効率ウェハ化一貫プロセス構築



大型結晶(11mm厚, 2"Φ)

- Al, Nの同時添加でp, n両伝導型の制御
- 拡大成長部で超低欠陥化

切断・研削・粗研磨・CMPの統合プロセス: 高速/高品位/高精度

各工程の効率向上とその最適組み合わせで

6インチ一貫加工工程: 約9時間40分を実現

切断(9h)+中間工程[研削・研磨](20min以内)+CMP(約20min)

世界でも例の無い取り組み

従来技術の1/3~1/4

- 新構造 高耐圧／超高耐圧パワーデバイス

- 高耐圧トレンチMOSFET
- 絶縁ゲートバイポーラトランジスタ(IGBT)

耐圧: 3,800V

特性オン抵抗: 8.3mΩcm²

耐圧: 16.4kV

特性オン抵抗: 11mΩcm²

いずれも当該電圧領域で世界最高の低損失性

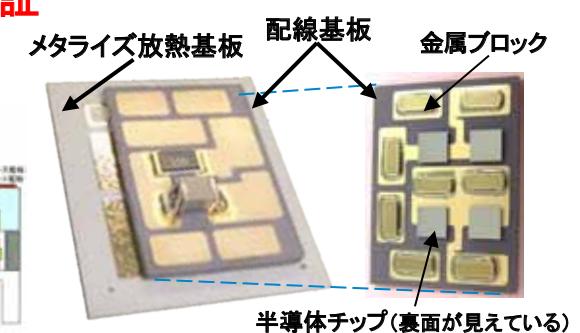
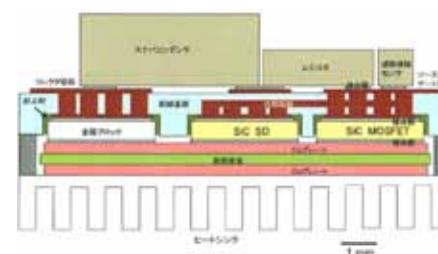
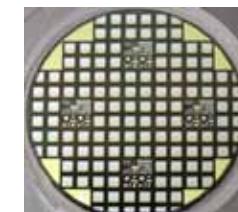
- SiC スーパージャンクション構造: 高耐圧化の原理実証

- 高耐熱両面実装技術

- 250°C動作可能な

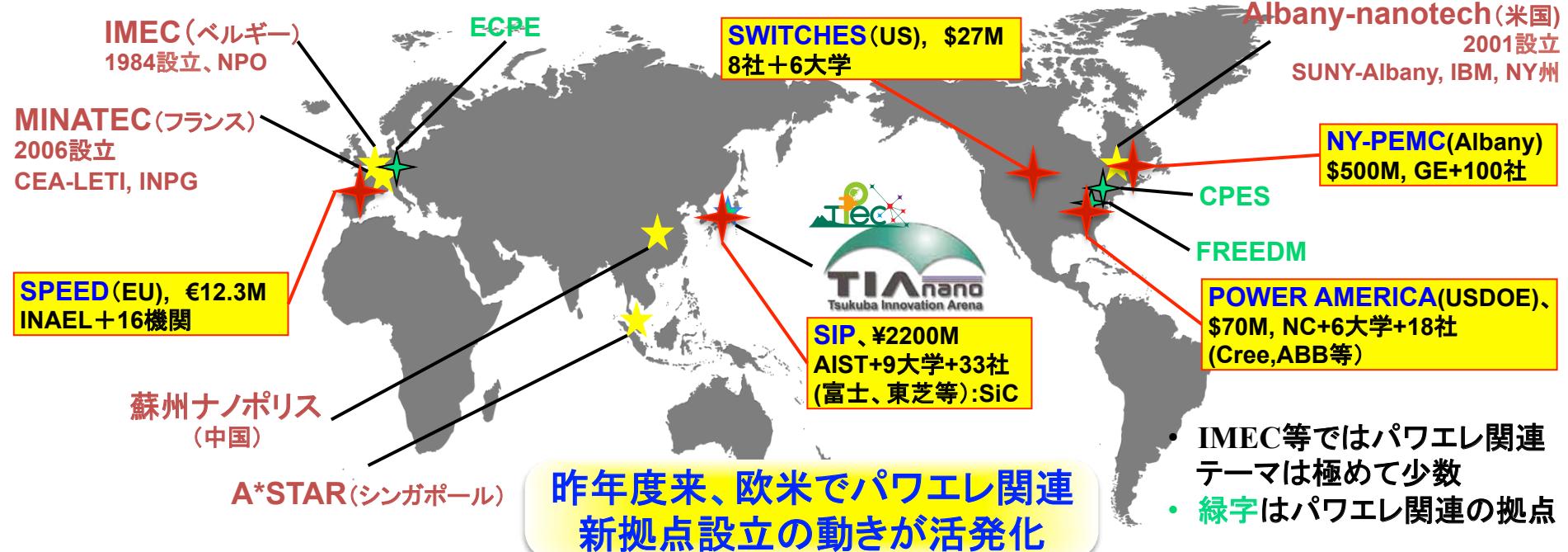
高密度立体実装構造

(現在のSiベースの技術では175°C程度)



世界のR&Dナノテク拠点とTIAパワエレ

- ・技術開発戦略／方策の行き詰まり 一技術の複雑化、複合化一
- ・オープンイノベーションに応える研究開発体制への取組み



1. TIA-nanoパワーエレクトロニクス研究拠点にSiC研究開発専用クリーンルーム約1500m²を整備
2. 新クリーンルーム内のSiCデバイスチップ量産試作ラインで標準レセピーを確立。



先行する海外拠点に先駆けて、
パワエレ関連拠点を構築

1970年代からのSiC半導体
関連研究開発の実績

経団連支援のもと、つくば大学・物材機構・産総研が
中核となり、オールジャパン体制による
世界的なナノテク研究拠点を形成

つくばエリア

産業技術
総尾久研究所



日本経済
団体連合会



高エネルギー
加速器研究機構



筑波大学



- ・先端研究インフラの蓄積とナノテク関連分野で1,200名以上の産学官の研究者が活動
- ・世界水準の先端ナノテク研究設備・人材が集積

物質・材料研
究機構



東京大学
(2015新規加入)



産学官
共創場



つくばイノベーションアリーナ
ナノテクノロジー拠点 (TIA)



「つくばナノテクノロジー拠点形成
の推進について」共同宣言

左から
潮田資勝 (独)物質・材料研究機構 理事長
野間口有 (独)産業技術総合研究所 理事長
岸 輝雄 運営最高議長(東京大学名誉教授)
山田信博 国立大学法人 筑波大学 学長
中鉢良治 (社)日本経済団体連合会
産業技術委員会 共同委員長

TIA-nanoの5つの理念

- (1) 世界的な価値の創造
- (2) Under One Roof
- (3) 自立・好循環の実現
- (4) Win-Win 連携網の構築
- (5) 次世代人材育成

6つのコア
研究領域

ナノエレクトロニクス

パワーエレクトロニクス

N-MEMS

ナノグリーン

カーボンナノチューブ

ナノ材料安全評価

3つのコア
インフラ

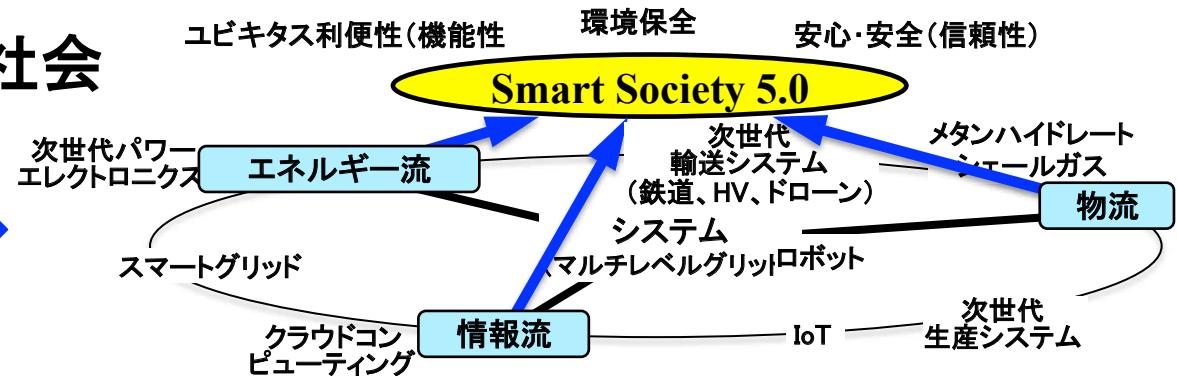
ナノデバイス実証・評価ファンドリー

ナノテク共用施設

ナノテク大学院連携

オールジャパンTIA人材育成

次世代高度ネットワーク社会



R&DプラットフォームとしてのTIAパワエレ拠点 (ハブ機能)

大型企業共同研究
(TPEC etc.)

企業資金
バイの共同研究の集合体
オープンイノベーション
(リソースと成果の共有)

国家プロジェクト
(SIP etc.)

公的資金
産学メンバーを含めた
集中研スタイル

複数の遂行プロジェクト／テーマ

その他の公的資金プロ(JST他)
個別企業共研
AIST独自研究

次世代デバイス技術

次世代ウェハ技術

次世代モジュール技術

共同研究体TPECの設立

国家プロジェクト等で蓄積された技術成果資産
プラットフォームとしてのTIA-nanoの活用
SiCデバイス専用量産試作ラインのコア施設としての活用



橋渡し前期 ⇒ 橋渡し後期



つくばパワーエレクトロニクスコンステレーション(TPEC)

- 企業との**大型共同研究コンソーシアム**(H27.4現在、30社,8大学,4機関の参画)
- パワーエレクトロニクスのための**オープン／ラディカルイノベーション**
- アカデミアを含めたつくばにおける**R&Dハブ／拠点**の確立

海外で先行するオープンイノベーション R&D 拠点
(IMEC, MINATEC, Albany 等)

研究開発, 技能養成,
知識の獲得
ビジネスモデル構築

◇参画者のメリット:

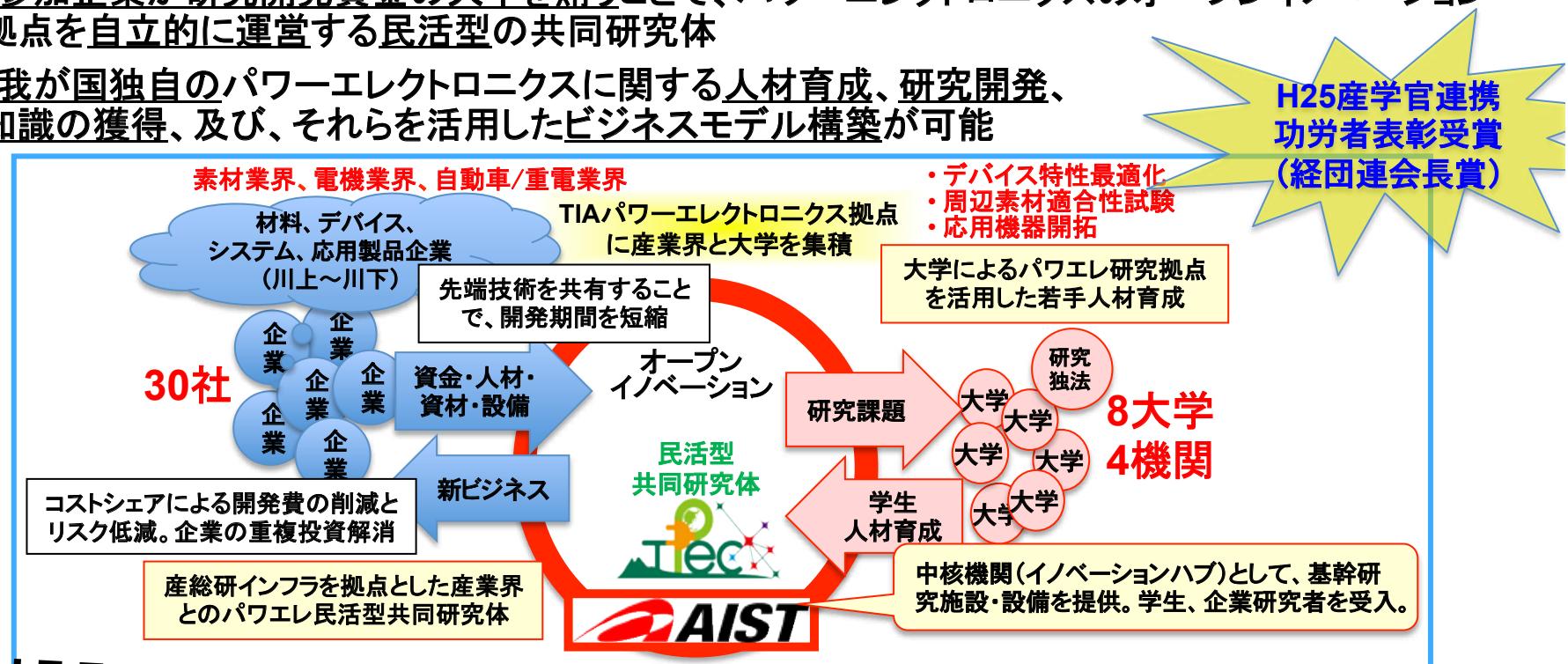
- ①コストシェアによる**技術開発コスト削減、リスク低減**
- ②オープンキャンパス化による**研究人件費の低減**
- ③共通インフラ、基礎基盤技術開発への国の投資・支援
- ④知財の相互利用

つくばパワーエレクトロニクスコンステレーション(TPEC)

TPECの目標

「我が国の企業文化に適したパワーエレクトロニクスオーブンイノベーション拠点をつくばに構築し、
我が国独自の研究開発と人材育成を実施」

- ⇒ 参加企業が研究開発資金の大半を賄うことで、パワーエレクトロニクスのオーブンイノベーション
拠点を自立的に運営する民活型の共同研究体
- ⇒ 我が国独自のパワーエレクトロニクスに関する人材育成、研究開発、
知識の獲得、及び、それらを活用したビジネスモデル構築が可能



AIST第4期中長期
計画との関係



ご静聴ありがとうございました！！